

KIX0169-US

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

TORAYUKI TSUKADA

Serial No. 10/092,257

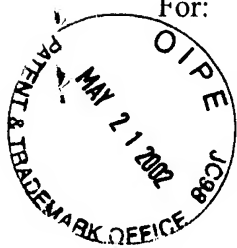
Art Unit: Unknown

Filed: March 7, 2002

Examiner: Unknown

For: CHIP RESISTOR WITH UPPER ELECTRODE
HAVING NONUNIFORM THICKNESS AND
METHOD OF MAKING THE RESISTOR

CLAIM TO PRIORITY UNDER 35 U.S.C. § 119



Sir:

The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of the priority provided under 35 U.S.C. § 119 is hereby claimed:

Japanese Patent Appln. No. 2001-066291 filed March 9, 2001

In support of this claim, filed herewith is a certified copy of said foreign application.

Respectfully submitted,

By:

Lawrence D. Lin 41,009
Michael D. Bednarek
Reg. No. 32,329

Date: **May 21, 2002**
SHAW PITTMAN LLP
1650 Tysons Boulevard
McLean, VA 22102
Tel: (703) 770-7606

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月 9日

出 願 番 号

Application Number:

特願2001-066291

[ST.10/C]:

[JP2001-066291]

出 願 人

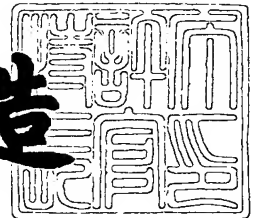
Applicant(s):

ローム株式会社

2002年 3月 5日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3013947

【書類名】 特許願

【整理番号】 PR000622

【提出日】 平成13年 3月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H01C 17/00

【発明の名称】 チップ型抵抗器の製造方法、およびチップ型抵抗器

【請求項の数】 7

【発明者】

【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

【氏名】 塚田 虎之

【特許出願人】

【識別番号】 000116024

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】 100086380

【弁理士】

【氏名又は名称】 吉田 稔

【連絡先】 0 6 - 6 7 6 4 - 6 6 6 4

【選任した代理人】

【識別番号】 100103078

【弁理士】

【氏名又は名称】 田中 達也

【選任した代理人】

【識別番号】 100105832

【弁理士】

【氏名又は名称】 福元 義和

【手数料の表示】

【予納台帳番号】 024198

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9719297

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 チップ型抵抗器の製造方法、およびチップ型抵抗器

【特許請求の範囲】

【請求項 1】 平板状の集合基板の上面において、矩形状に区画された複数の領域および各領域の間に設けられた余剰部分に対し、この余剰部分を介して上記隣り合う領域を繋ぐように上面電極を形成する工程と、

上記各領域において上記上面電極同士を繋げるように抵抗体を形成する工程と、

上記集合基板を、上記余剰部分を切断箇所として、上記各領域ごとに縦横に切断する工程とを含み、

上記上面電極を形成する工程では、上記領域においてその境界から内側の所定部位に形成される厚肉部と、上記余剰部分を介して隣り合う上記厚肉部に挟まれつつ上記余剰部分を覆うように形成される薄肉部とから構成されるように上記上面電極を形成することを特徴とする、チップ型抵抗器の製造方法。

【請求項 2】 上記薄肉部は、その厚みが $0.1 \sim 3 \mu\text{m}$ に設定されて形成される、請求項 1 に記載のチップ型抵抗器の製造方法。

【請求項 3】 上記厚肉部は、その厚みが $5 \sim 25 \mu\text{m}$ に設定されて形成される、請求項 1 または 2 に記載のチップ型抵抗器の製造方法。

【請求項 4】 上記上面電極を形成する工程では、上記厚肉部および上記薄肉部は、所定の電極用ペーストをそれぞれ印刷し乾燥させた後、同時に焼成することにより形成される、請求項 1 ないし 3 のいずれかに記載のチップ型抵抗器の製造方法。

【請求項 5】 上記厚肉部および上記薄肉部は、同じ電極用ペーストを用いて形成される、請求項 4 に記載のチップ型抵抗器の製造方法。

【請求項 6】 上記抵抗体に対してトリミング溝が形成されることにより、抵抗値の調整を行う抵抗値調整工程を含み、

上記抵抗値調整工程では、上記厚肉部または上記薄肉部の上面に測定具を接触させて抵抗値の計測を行う、請求項 1 ないし 5 のいずれかに記載のチップ型抵抗器の製造方法。

【請求項 7】 請求項 1 ないし 6 のいずれかに記載の製造方法によって製造されることを特徴とする、チップ型抵抗器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、たとえばプリント配線基板に対して表面実装が可能なチップ型抵抗器の製造方法、およびチップ型抵抗器に関する。

【0002】

【従来の技術】

近年、プリント配線基板に対する実装密度を向上させる目的で、種々の電子部品が表面実装可能なチップ型に置き換えられつつある。上記チップ型電子部品の代表的なものとしては、図 1 3 に示すようなチップ型抵抗器 2 1 が挙げられる。

【0003】

すなわち、このチップ型抵抗器 2 1 は、たとえばアルミナセラミックからなる基板 2 2 と、その基板 2 2 の上面 2 2 a に形成された第 1 上面電極 2 3 と、基板 2 2 の両側面 2 2 b に形成された側面電極 2 4 と、基板 2 2 の下面 2 2 c に形成された下面電極 2 5 と、基板 2 2 の上面 2 2 a に第 1 上面電極 2 3 同士を繋げるように形成された抵抗体 2 6 と、抵抗体 2 6 を保護するための第 1 オーバコート層 2 7 と、この第 1 オーバコート層 2 7 の上面に形成された第 2 オーバコート層 2 9 と、第 1 上面電極 2 3 の上面に形成された第 2 上面電極 2 8 とを備えている。

【0004】

このチップ型抵抗器 2 1 は、たとえば図 1 4 に示す製造工程によって製造される。すなわち、この製造工程による製造方法では、図 1 5 に示すように、グリーンシートが所定の大きさに切断され焼成されてなるアルミナセラミック製の集合基板 1 1 が用いられる。この集合基板 1 1 においては、矩形状に区画された複数の領域 1 2 が最終的にチップ型抵抗器 2 1 となる部分とされる。なお、図中 1 3 , 1 4 は、集合基板 1 1 が縦横に切断される際に切除される余剰部分を示し、たとえば切断の際に用いられるブレードの幅に応じて設定されている。

【0005】

まず、この集合基板11の表裏面に対して、電極用ペーストを印刷焼成することにより下面電極25および第1上面電極23を形成する(S1, S2)。この場合、第1上面電極23は、図16に示すように、各領域12の両端部近傍にそれぞれ形成されるとともに、余剰部分13を介して横方向に隣り合う領域12間において繋がれて形成される。すなわち、第1上面電極23は、余剰部分13上にも形成される。次に、図17に示すように、各領域12において第1上面電極23同士を掛け渡すように、抵抗体ペーストを印刷焼成することによって抵抗体26を形成する(S3)。続いて、上記抵抗体26の上面を覆うように第1オーバコート層27(図13参照)を形成する(S4)。

【0006】

次いで、各領域12ごとに所定の抵抗値を設定する。具体的には、図18に示すように、抵抗体6に対してレーザ加工等によるトリミングを施すことによってトリミング溝30を形成する(S5)。続いて、トリミングによって生じる切り屑等を取り除くために洗浄を行う(S6)。乾燥後、図19に示すように、第1オーバコート層27の上面を覆うように第2オーバコート層29を形成する(S7)。そして、図20に示すように、第2オーバコート層29同士の間から外部に露出していた第1上面電極23を覆うように、樹脂銀からなる第2上面電極28を形成する(S8)。

【0007】

次いで、この集合基板11を図21に示す切断線L1に沿って縦方向にダイシングし(S9)、細幅帯状の中間基板材(図示せず)を得る。次に、この細幅帯状の中間基板材の切断面である側面に対して電極ペーストを印刷焼成して側面電極24を形成した後(S10)、中間基板材を図21に示す切断線L2に沿って横方向にダイシングする(S11)。そして、露出した各電極24, 25, 28に対してニッケルめっきおよび半田めっきを施し(S12)、最終的にチップ型抵抗器21を得る(図13参照)。

【0008】

【発明が解決しようとする課題】

しかしながら、上記製造工程において、集合基板 1 1 を縦方向にダイシングするとき、図 2 2 に示すように、基板 2 2 の上面 2 2 a 両端部において、第 2 上面電極 2 8 がはね上がるように形成され、そのはね上がり部分が第 2 オーバコート層 2 9 より高くなることがある。詳細には、集合基板 1 1 の余剰部分 1 3 において、層状になっている第 1 上面電極 2 3 および第 2 上面電極 2 8 は、ブレード（図示せず）によって切断されるが、第 1 上面電極 2 3 は、たとえば銀等の金属からなるため、それ自身の展性によって切断方向に延びるように変形して、その切断部分に多少はねが生じる。一方、第 2 上面電極 2 8 は、その切除部分が、本来ならばたとえば切り屑となって飛び散ってしまうが、上記第 1 上面電極 2 3 のはねにより、ブレードとの接触が阻止され、そのまま、上方へ押し上げられる。そのため、第 2 上面電極 2 8 には、図 2 2 に示したように、はね上がりが生じる。

【 0 0 0 9 】

チップ型抵抗器 2 1 において、このようなはね上がりがあると、その後のチップ型抵抗器 2 1 の取り扱いが困難となる。たとえば、チップ型抵抗器 2 1 を梱包する工程においてテーピング処理する場合に、チップ型抵抗器 2 1 のはね上がり部分がテーピング装置等によってこすられて、第 2 上面電極 2 8 の上面に形成されている半田めっき層が消失してしまうといった問題点がある。また、上記のようなチップ型抵抗器 1 のはね上がりがあると、外観上、好ましくない。

【 0 0 1 0 】

さらに、上記製造工程においては、集合基板 1 1 が縦方向に切断された後、側面電極 2 4 となる電極ペーストが基板 2 2 の上面 2 2 a 両端部に多少かぶるように印刷焼成される。しかし、基板 2 2 の上面 2 2 a 両端部において、第 2 上面電極 2 8 がはね上がるように形成されたままの状態では側面電極 4 が形成されると、側面電極 2 4 と第 1 上面電極 2 3 または第 2 上面電極 2 8 との接触状態が不安定となるといった問題点がある。また、その後、基板 2 2 の上面 2 2 a 両端部がはね上がったままの状態ではたとえばニッケルめっきや半田めっきが行われるが、この場合も半田が良好に第 2 上面電極 2 8 に付着しにくいといったことがある。なお、上記した電極のはね上がりによる問題点は、第 2 上面電極 2 8 が形成されない場合において、第 1 上面電極 2 3 のみのはね上がることによっても生じる。

【 0 0 1 1 】

【発明の開示】

本願発明は、上記した事情のもとで考え出されたものであって、基板の上面端部における電極のはね上がりを防止することのできるチップ型抵抗器の製造方法を提供することを、その課題とする。

【 0 0 1 2 】

上記の課題を解決するため、本願発明では、次の技術的手段を講じている。

【 0 0 1 3 】

本願発明の第 1 の側面によって提供されるチップ型抵抗器の製造方法は、平板状の集合基板の上面において、矩形状に区画された複数の領域および各領域の間に設けられた余剰部分に対し、この余剰部分を介して上記隣り合う領域を繋ぐように上面電極を形成する工程と、上記各領域において上記上面電極同士を繋げるように抵抗体を形成する工程と、上記集合基板を、上記余剰部分を切断箇所として、上記各領域ごとに縦横に切断する工程とを含み、上記上面電極を形成する工程では、上記領域においてその境界から内側の所定部位に形成される厚肉部と、上記余剰部分を介して隣り合う上記厚肉部に挟まれつつ上記余剰部分を覆うように形成される薄肉部とから構成されるように上記上面電極を形成することを特徴としている。具体的には、上記薄肉部は、その厚みが $0.1 \sim 3 \mu\text{m}$ に設定されて形成される。

【 0 0 1 4 】

この製造方法によれば、上面電極の厚肉部は、領域においてその境界から内側の所定部位に形成される一方、薄肉部は、余剰部分を介して隣り合う厚肉部に挟まれつつその余剰部分の上面において厚肉部より薄く形成される。従来の製造方法では、集合基板を切断する際、その切断箇所において上面電極にはねが生じることがあったが、本願発明では、切断箇所としての余剰部分に形成される薄肉部の厚みが薄く設定されているため、上面電極におけるはねの発生を防止することができる。なお、薄肉部の厚みは、たとえば $0.1 \sim 3 \mu\text{m}$ に設定され、この値は本願発明者らによる実験によって、上面電極にはねを生じさせない厚みとして求められたものである。このように、上面電極にはねが生じない結果、基板の上

面をほぼ平滑にすることができ、このチップ型抵抗器の取り扱いが容易なものとなる。たとえば、従来のようにテーピング処理時において半田めっき層がこすられて消失するといったこともなく、外観上好ましくかつ品質的に良好な信頼性の高いチップ型抵抗器を提供することができる。

【 0 0 1 5 】

本願発明の好ましい実施の形態によれば、上記厚肉部は、その厚みが5～25 μm に設定されて形成される。すなわち、たとえば厚肉部の厚みを薄肉部のそれとほぼ同等とした場合、厚肉部と接する抵抗体の電氣的抵抗特性に影響を及ぼすことがある。そのため、本願発明では、厚肉部の厚みを、薄肉部より比較的厚く形成することにより、抵抗体の電氣的抵抗特性を維持することができる。

【 0 0 1 6 】

本願発明の他の好ましい実施の形態によれば、上記上面電極を形成する工程では、上記厚肉部および上記薄肉部は、所定の電極用ペーストをそれぞれ印刷し乾燥させた後、同時に焼成することにより形成される。また、上記厚肉部および上記薄肉部は、同じ電極用ペーストを用いて形成されてもよい。このように、厚肉部および薄肉部の形成において、電極用ペーストをそれぞれ印刷し乾燥させた後、同時に焼成するようにすれば、製造時間を短縮することができる。また、厚肉部および薄肉部が同じ電極用ペーストを用いて形成されれば、両者の接合状態を良好にすることができる。

【 0 0 1 7 】

また、本願発明の他の好ましい実施の形態によれば、上記抵抗体に対してトリミング溝が形成されることにより、抵抗値の調整を行う抵抗値調整工程を含み、

上記抵抗値調整工程では、上記厚肉部または上記薄肉部の上面に測定具を接触させて抵抗値の計測を行う。上記したように、薄肉部は、切断箇所の上に形成されるので、上面電極が実質的に広範囲にわたり外部に露出することになり、抵抗体に対してトリミング溝を形成して抵抗値調整を行うとき、たとえば測定プローブの接触点を十分に確保することができる。そのため、抵抗値調整を容易に行うことができる。

【 0 0 1 8 】

本願発明の第2の側面によって提供されるチップ型抵抗器は、上記第1の側面によって提供される製造方法によって製造されたことを特徴としている。この構成によれば、第1の側面に係る製造方法によって、本願のチップ型抵抗器を容易に得ることができ、その結果として上記第1の側面における作用効果と同様の作用効果を奏することができる。

【0019】

本願発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

【0020】

【発明の実施の形態】

以下、本願発明の好ましい実施の形態を、添付図面を参照して具体的に説明する。なお、以下の説明では、従来の技術の欄で説明した図14および図15を再び参照する。

【0021】

図1は、本願発明に係る製造方法によって形成されるチップ型抵抗器の内部構造を示す断面図である。このチップ型抵抗器1は、プリント配線基板（図示せず）に対して表面実装が可能なように略直方体形状に形成されている。なお、図1では、各電極（後述）の最外面に形成されるニッケルめっき層および半田めっき層が省略されている。

【0022】

このチップ型抵抗器1は、たとえばアルミナセラミックからなる基板2の上面2a両端部に第1上面電極3を備えている。第1上面電極3は、たとえば金あるいは銀等の金属からなり、基板2の側面2b上縁から所定の間隔を隔てた所定部位に形成された厚肉部31と、この厚肉部31に接しかつ厚肉部31より側面2b側に形成された薄肉部32とによって構成されている。薄肉部32は、厚肉部31よりその厚みが薄く形成されており、たとえば厚肉部31の厚みは5～25 μm 程度に、薄肉部32の厚みは0.1～3 μm 程度にそれぞれ設定されている。

【0023】

基板 2 の両側面 2 b には、たとえば金あるいは銀からなり、かつ所定の厚みを有する側面電極 4 が形成され、基板 2 の下面 2 c 両端部に形成された下面電極 5 と、基板 2 の両端下縁において導通接続されている。

【 0 0 2 4 】

基板 2 の上面 2 a には、第 1 上面電極 3 の厚肉部 3 1 同士を繋げるように抵抗体 6 が形成されている。抵抗体 6 は、所定の電氣的抵抗特性を有する金属あるいは酸化金属からなり、たとえばレーザ加工によるトリミングによってトリミング溝（図示せず）が形成されることにより、所期の抵抗値を有するように調整される。

【 0 0 2 5 】

抵抗体 6 の上面には、第 1 オーバコート層 7 が形成されている。第 1 オーバコート層 7 は、たとえばガラスからなり、上記したトリミングの際に抵抗体 6 の表面を保護するために形成されたものである。

【 0 0 2 6 】

第 1 オーバコート層 7 の上面には、第 2 オーバコート層 9 が形成されている。この第 2 オーバコート層 9 も、たとえばガラスからなり、上記したトリミング後の第 1 オーバコート層 7 を保護するために形成されたものである。

【 0 0 2 7 】

第 1 上面電極 3 の上面には、第 2 オーバコート層 9 の一部を覆うように、第 2 上面電極 8 が形成されている。第 2 上面電極 8 は、たとえば銀の粒子が樹脂で固められた、いわゆる樹脂銀からなり、抵抗体 6 と直接的に接触する第 1 上面電極 3（厚肉部 3 1）の電氣的特性を維持するために形成される。また、第 2 上面電極 8 は、製作後のチップ型抵抗器 1 の取り扱いが容易なように、第 2 オーバコート層 9 の形成高さに対して略フラットにするために形成される。第 2 上面電極 8 は、基板 2 の両端上縁において、側面電極 4 と導通接続されている。なお、第 2 上面電極 8、側面電極 4 および下面電極 5 のうち、外部に露出している部分には、図示しないニッケルめっき層および半田めっき層が形成されている。

【 0 0 2 8 】

このチップ型抵抗器 1 は、たとえば図 1 4 に示した製造工程に沿って製造され

る。すなわち、この製造工程による製造方法では、図 1 5 に示したように、たとえばアルミナセラミックからなる平板状の集合基板 1 1 が用いられる。この集合基板 1 1 は、グリーンシートを、チップ型抵抗器 1 が多数個配列できる程度の所定の大きさに切断しかつ焼成することによりなる。集合基板 1 1 は、その表裏面（裏面は図示せず）が矩形状の領域 1 2 に区画されており、この領域 1 2 がチップ型抵抗器 1 となる部分とされる。また、集合基板 1 1 の横方向において、隣り合う領域 1 2 の間にある面積の狭い部分 1 3 は、後述するように、この集合基板 1 1 を縦方向に切断するときには切除される余剰部分である。なお、この集合基板 1 1 では、横方向において一列おきにチップ型抵抗器 1 が作製される。図 1 5 に示す、チップ型抵抗器 1 が製作されない部分 1 4 は、この集合基板 1 1 を横方向に切断するときには切除される余剰部分である。

【 0 0 2 9 】

この集合基板 1 1 において、まず、その裏面の領域 1 2 内に図 1 に示した下面電極 5 を形成する（S 1）。この下面電極 5 の形成には、たとえばスクリーン印刷の工法が用いられる。具体的には、微細な粒径を有する金属（たとえば金あるいは銀）の粉末にガラス粉末を添加して有機溶剤で分散させた電極用ペーストが所定の箇所に印刷され、その後、乾燥、焼成される。

【 0 0 3 0 】

次いで、集合基板 1 1 の表面に、第 1 上面電極 3 を形成する（S 2）。第 1 上面電極 3 の形成工程では、厚肉部 3 1 および薄肉部 3 2 がそれぞれ別個に形成され、まず、薄肉部 3 2 が形成される。薄肉部 3 2 は、図 2 に示すように、余剰部分 1 3 を介して隣り合う領域 1 2 の両端部を繋ぐように形成される。すなわち、薄肉部 3 2 は、最終的に切除される余剰部分 1 3 上および領域 1 2 の一部に形成される。また、薄肉部 3 2 は、その厚みが、上述したように 0. 1 ~ 3 μ m 程度に設定される。この薄肉部 3 2 の形成にも、たとえばスクリーン印刷の工法が用いられ、金あるいは銀およびガラスを含む電極用ペーストが上記した所定箇所に印刷され、その後、乾燥される。

【 0 0 3 1 】

続いて、第 1 上面電極 3 の厚肉部 3 1 を形成する。厚肉部 3 1 は、図 3 に示す

ように、矩形状の領域 1 2 においてその境界から内側の所定部位に、薄肉部 3 2 の端部と接するようにして形成される。すなわち、厚肉部 3 1 は、横方向に隣合う領域 1 2 の厚肉部 3 1 とは繋がれないように、領域 1 2 内であって最終的に切除される余剰部分 1 3 から所定の間隔を隔てた部位に形成される。また、厚肉部 3 1 は、その厚みが上述したように $5 \sim 25 \mu\text{m}$ 程度に設定され、薄肉部 3 2 に比べ多少厚めに形成される。この薄肉部 3 2 の形成にも、たとえばスクリーン印刷の工法が用いられ、金あるいは銀およびガラスを含む電極用ペーストを所定の箇所に印刷し、乾燥させる。

【 0 0 3 2 】

その後、乾燥した厚肉部 3 1 および薄肉部 3 2 の電極用ペーストを、同時に、焼成炉においてたとえば 870°C で 30 分間焼成し、厚肉部 3 1 および薄肉部 3 2 を形成する。このように、厚肉部 3 1 および薄肉部 3 2 の電極用ペーストを同時に焼成すれば、製造時間を短縮することができるといった利点がある。

【 0 0 3 3 】

上記のように、第 1 上面電極 3 は、従来の製造方法によって形成された第 1 上面電極 2 3 の構成とは異なり、領域 1 2 内に形成される厚肉部 3 1 と、主に余剰部分 1 3 上に形成される薄肉部 3 2 とからなり、薄肉部 3 2 は、その厚みが厚肉部 3 1 の厚みより充分薄くなるように形成される。

【 0 0 3 4 】

ここで、薄肉部 3 2 の厚みは、本願発明者らによる実験により求められたものである。すなわち、集合基板 1 1 を切断したときに生じる第 1 上面電極 2 3 のはねは（図 2 2 参照）、その厚みを所定の値にまで薄くすれば抑えることができ、具体的には、薄肉部 3 2 の厚みを $0.1 \sim 3 \mu\text{m}$ 程度、好ましくは $2 \mu\text{m}$ 程度にすれば、はねを抑制することができる。

【 0 0 3 5 】

一方、厚肉部 3 1 の厚みは、薄肉部 3 2 に比べ厚く設定されているが、厚肉部 3 1 は、抵抗体 6 と接するため、たとえば、厚肉部 3 1 を薄肉部 3 2 と同等な厚みにすると、抵抗体 6 の電氣的抵抗特性に影響を及ぼす可能性がある。そのため、厚肉部 3 1 は、抵抗体 6 の電氣的抵抗特性に影響を及ぼさない程度の厚みに形

成され、具体的には、 $5 \sim 25 \mu\text{m}$ 程度、好ましくは $10 \mu\text{m}$ 程度とされている。

【0036】

また、第1上面電極23のはねは、電極用ペーストの材料に依存することが本願発明者らの実験により求められている。すなわち、第1上面電極23は、導電物質とガラス成分とをペースト状にしたものを印刷焼成することにより形成されるが、上記ガラス成分の配合量が増えれば比抵抗の値が上がり、上記第1上面電極23のはねを抑えることができる。ただし、上記ガラス成分の配合量を極端に増大させると、電極としての機能を果たせなくなることもある。よって、本実施形態の薄肉部32は、はねの発生が抑制されかつ電極としての機能を有するよう考慮された電極用ペーストを用いて形成されている。

【0037】

なお、厚肉部31および薄肉部32は、基本的に同じ材料の電極ペーストを用いて形成されることが望ましい。このようにすれば、厚肉部31および薄肉部32の接合状態を良好にすることができる。また、厚肉部31は、抵抗体6の電氣的抵抗特性に影響を及ぼさないこと、薄肉部32は、集合基板11の切断時にはねを生じさせないことをそれぞれ条件として、異なる材料からなる電極ペーストを用いるようにしてもよい。

【0038】

また、厚肉部31および薄肉部32の形成では、その順序が入れ替えられてもよい。すなわち、先に厚肉部31の電極用ペーストを印刷し、乾燥させ、続いて薄肉部32の電極用ペーストを厚肉部31に接するようにして印刷し、乾燥させた後、同時に焼成するようにしてもよい。

【0039】

また、厚肉部31および薄肉部32の形成においては、図4に示すように、薄肉部32を、余剰部分13を介して隣り合う領域12を繋ぐようにして形成し、その後、薄肉部32の両端部分に、電極用ペーストを印刷して厚肉部31を形成するようにしてもよい。しかしながら、この形成方法では、印刷ずれが生じると厚肉部31が薄肉部32に対して適正に重なって形成されない可能性がある。ま

た、厚肉部 3 1 が二重構造になるため、抵抗体 6 の電氣的抵抗特性に影響を及ぼす可能性もある。そのため、上述した形成方法がより好ましい。

【 0 0 4 0 】

次に、図 5 に示すように、各領域 1 2 において厚肉部 3 1 同士を掛け渡すように、たとえばスクリーン印刷の工法によって抵抗体 6 を形成する（S 3）。この場合、導電成分とガラスフリットとから構成される抵抗体ペーストが、所定箇所に印刷焼成される。

【 0 0 4 1 】

次いで、抵抗体 6 の上面にそれを覆うように、第 1 オーバコート層 7 を形成する（S 4）。第 1 オーバコート層 7 は、ガラス成分を含んだ絶縁性ペーストが印刷焼成されることによりなり、抵抗体 6 と平面視で略同等の面積を有するように形成される。

【 0 0 4 2 】

次に、各抵抗体 6 に対して、チップ型抵抗器 1 の抵抗値を所期の値に設定するためにトリミングを行う（S 5）。具体的には、測定プローブ（図示せず）を第 1 上面電極 3（厚肉部 3 1 または薄肉部 3 2）に接触させて各抵抗体 6 の抵抗値を測定しながら、各抵抗体 6 を第 1 オーバコート層 7 の上から、たとえばレーザ加工によって切除する。この結果、抵抗体 6 および第 1 オーバコート層 7 には、図 6 に示すように、略 L 字状のトリミング溝 1 5 が形成される。このトリミングでは、上記したように、薄肉部 3 2 が余剰部分 1 3 の上面に広がって形成されているので、第 1 上面電極 3 が実質的に広範囲にわたり外部に露出することになり、測定プローブの接触点の範囲を十分に確保することができる。そのため、抵抗値の計測を適正に実施することができる。

【 0 0 4 3 】

上記トリミングが行われた後、集合基板 1 1 全体に対して洗浄が行われ（S 6）トリミングによって生じた切り屑等が除去される。その後、図 7 に示すように、第 2 オーバコート層 9 を形成する（S 7）。すなわち、第 2 オーバコート層 9 は、集合基板 1 1 の縦方向に並設された第 1 オーバコート層 7 の全上面を覆うように形成される。第 2 オーバコート層 9 は、スクリーン印刷の工法により絶縁性

ペーストが印刷され、その後焼成されることにより形成される。

【 0 0 4 4 】

次に、図 8 に示すように、第 2 上面電極 8 を形成する (S 8) 。第 2 上面電極 8 は、集合基板 1 1 の横方向に隣り合う領域 1 2 にそれぞれ形成された厚肉部 3 1 同士を掛け渡すように形成される。すなわち、第 2 上面電極 8 は、厚肉部 3 1 の一部および薄肉部 3 2 を覆うように形成され、それらと互いに接触される。この第 2 上面電極 8 もスクリーン印刷の工法によって形成され、電極ペーストとしては、微細な粒径を有する銀の粉末にガラス粉末を添加して樹脂で分散させた、いわゆる樹脂銀ペーストが用いられる。

【 0 0 4 5 】

続いて、集合基板 1 1 を縦方向に切断する (S 9) 。具体的には、図 9 に示す切断線 L 1 に沿って集合基板 1 1 を切断し、縦方向に延びた図 1 0 に示すような中間基板品 1 6 を得る。この切断には、図 1 1 および図 1 2 に示すように、回転駆動可能な円板状のブレード 1 7 が用いられ、このブレード 1 7 は、たとえば幅 0 . 1 m m 程度、直径 5 0 m m 程度の大きさを有している。

【 0 0 4 6 】

従来の製造方法では、切断箇所 (余剰部分 1 3) に形成されていた第 1 上面電極 2 3 の切断時に生じるはねによって、第 2 上面電極 2 8 によるはね上がりが生じていたが (図 2 2 参照) 、本実施形態では、余剰部分 1 3 において、薄肉部 3 2 を薄く設定して形成しているため、上記はね上がりの発生を確実に抑制することができる。なお、第 2 上面電極 8 は、展性が比較的小さい樹脂銀によって構成されているため、そのはね上がりが生じることはない。

【 0 0 4 7 】

次いで、中間基板品 1 6 における両切断面に、それぞれ側面電極 4 を形成する (S 1 0) 。この場合、側面電極 4 は、第 2 上面電極 8 を介して第 1 上面電極 3 に確実に導通接続されるように、第 2 上面電極 8 に対して多少覆いかぶさるようにして形成されることが望ましい。本実施形態においては、基板 2 の上面 2 a 端部には、電極によるはね上がりがないため、側面電極 4 と第 2 上面電極 8 とは良好に接することが可能となる。

【0048】

その後、中間基板品16は、図10に示す切断線L2に沿って、横方向に切断され(S11)、角型のチップ型抵抗器1の形状となる。次いで、第2上面電極8、側面電極4、および下面電極5の露出した部分に対して、ニッケルめっきおよび半田めっきが施されることにより(S12)、図示しないめっき層が形成され、図1に示すチップ型抵抗器1を得る。この場合、基板2の上面2aは、略平滑に形成されているため、第2上面電極8の露出部分に、上記めっきを良好に施すことができる。

【0049】

このように、上記製造方法においては、余剰部分13に厚みの薄い薄肉部32が形成されることにより、基板2の上面2a端部における電極のはね上がりの発生を防止することができる。そのため、基板2の上面2aを略平滑にすることができ、このチップ型抵抗器1の取り扱いが容易なものとなる。すなわち、従来のようにテーピング処理時において半田めっき層がこすられて消失するといったこともなく、品質的に良好な信頼性の高いチップ型抵抗器1を提供することができる。

【0050】

もちろん、この発明の範囲は上述した実施の形態に限定されるものではない。たとえば、第1上面電極3の厚肉部31や薄肉部32の形状は、平面視で矩形状に限らず他の形状に形成されていてもよく、また、これらの材質も上記実施形態に限るものではない。

【図面の簡単な説明】

【図1】

本願発明に係るチップ型抵抗器の内部構成を示す断面図である。

【図2】

チップ型抵抗器の製造方法を示し、(a)は、集合基板の一部拡大平面図、(b)は、(a)のII-II方向に見る断面図である。

【図3】

チップ型抵抗器の製造方法を示し、(a)は、集合基板の一部拡大平面図、(b)

は、(a)のIII-III方向に見る断面図である。

【図 4】

チップ型抵抗器の他の製造方法を示す図である。

【図 5】

チップ型抵抗器の製造方法を示し、(a)は、集合基板の一部拡大平面図、(b)は、(a)のIV-IV方向に見る断面図である。

【図 6】

チップ型抵抗器の製造方法を示す図である。

【図 7】

チップ型抵抗器の製造方法を示す図である。

【図 8】

チップ型抵抗器の製造方法を示す図である。

【図 9】

チップ型抵抗器の製造方法を示す図である。

【図 1 0】

チップ型抵抗器の製造方法を示す図である。

【図 1 1】

チップ型抵抗器の製造方法を示す図である。

【図 1 2】

チップ型抵抗器の製造方法を示す図である。

【図 1 3】

従来のチップ型抵抗器の内部構成を示す断面図である。

【図 1 4】

チップ型抵抗器を製造するための製造工程を示す図である。

【図 1 5】

集合基板の平面図である。

【図 1 6】

従来のチップ型抵抗器の製造方法を示す図である。

【図 1 7】

従来のチップ型抵抗器の製造方法を示す図である。

【図 1 8】

従来のチップ型抵抗器の製造方法を示す図である。

【図 1 9】

従来のチップ型抵抗器の製造方法を示す図である。

【図 2 0】

従来のチップ型抵抗器の製造方法を示す図である。

【図 2 1】

従来のチップ型抵抗器の製造方法を示す図である。

【図 2 2】

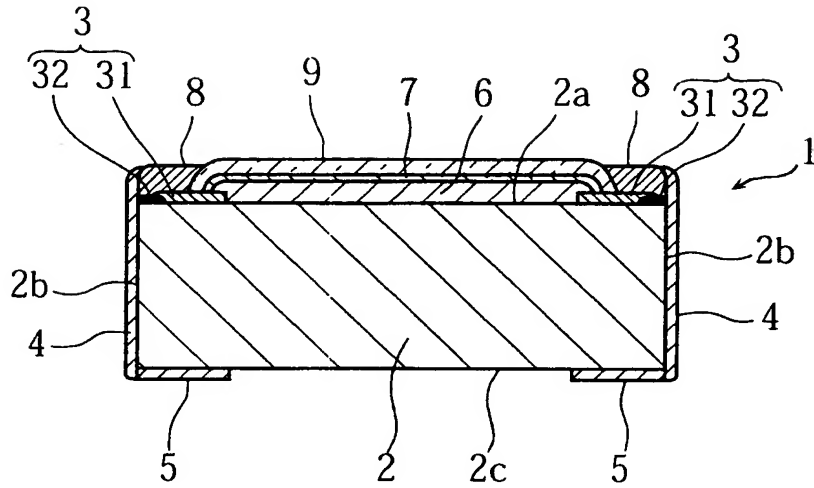
従来の、上面端部にはね上がりが生じたチップ型抵抗器の内部構成を示す断面図である。

【符号の説明】

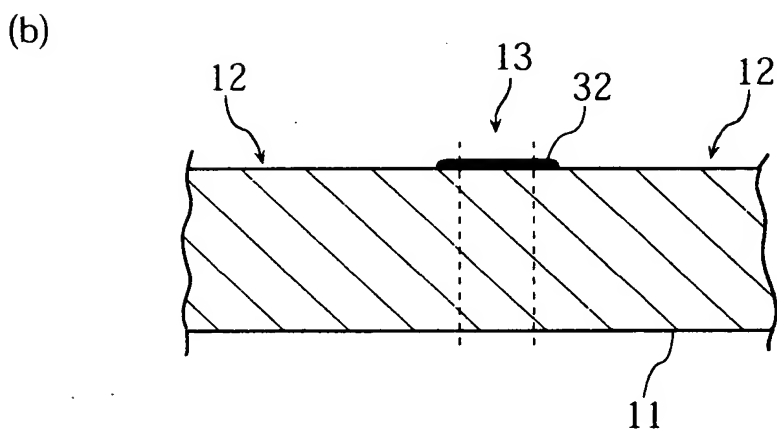
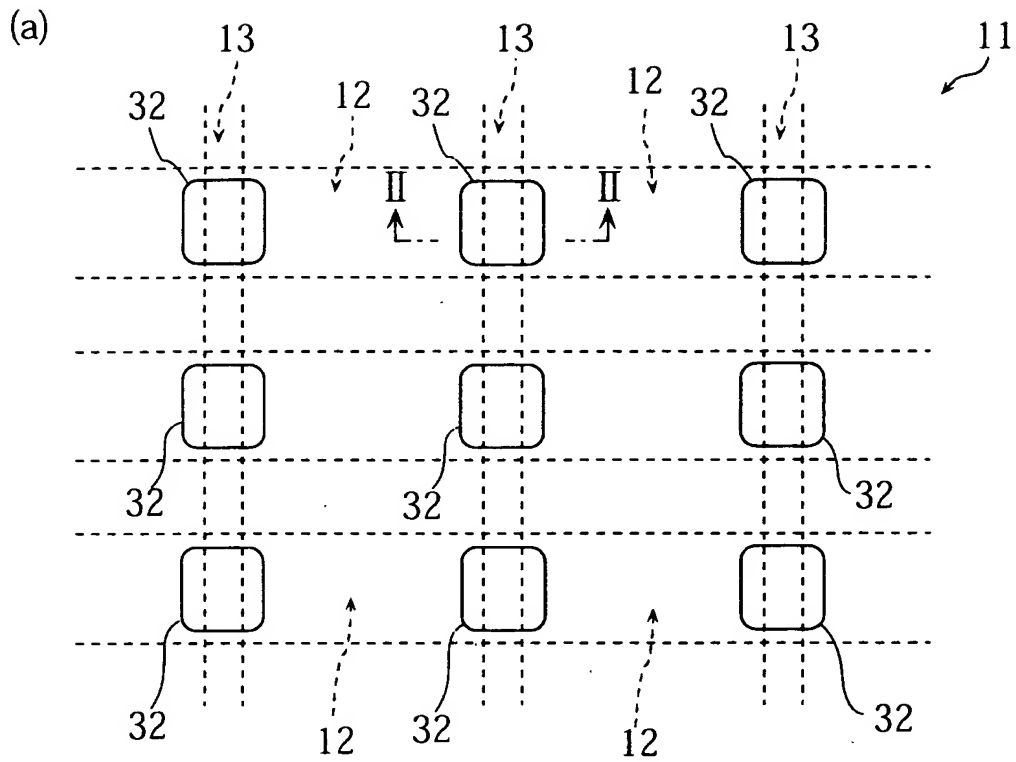
- 1 チップ型抵抗器
- 3 第 1 上面電極
- 6 抵抗体
- 7 第 1 オーバコート層
- 8 第 2 上面電極
- 9 第 2 オーバコート層
- 1 1 集合基板
- 1 2 領域
- 1 3 余剰部分
- 3 1 厚肉部
- 3 2 薄肉部

【書類名】 図面

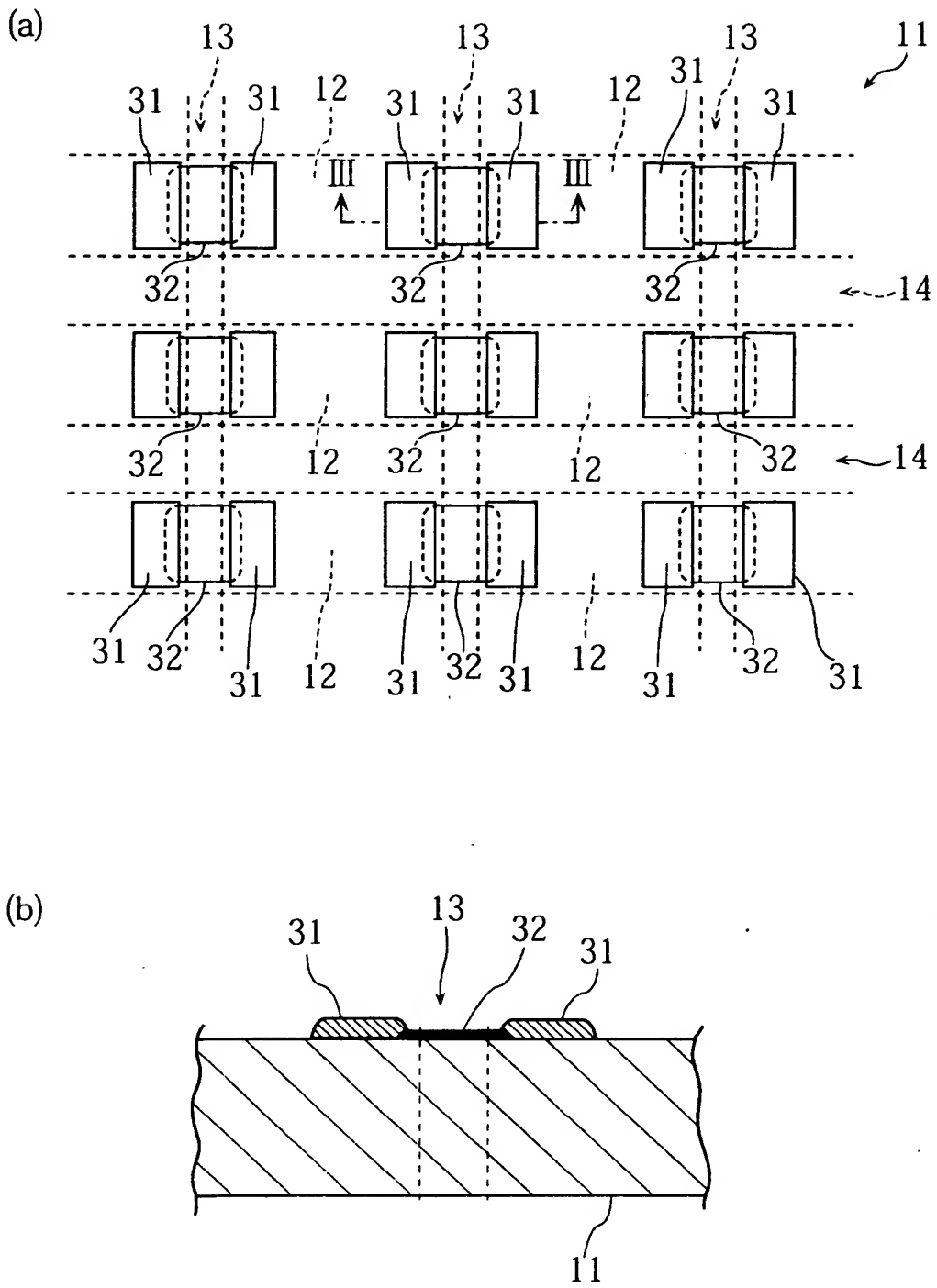
【図 1】



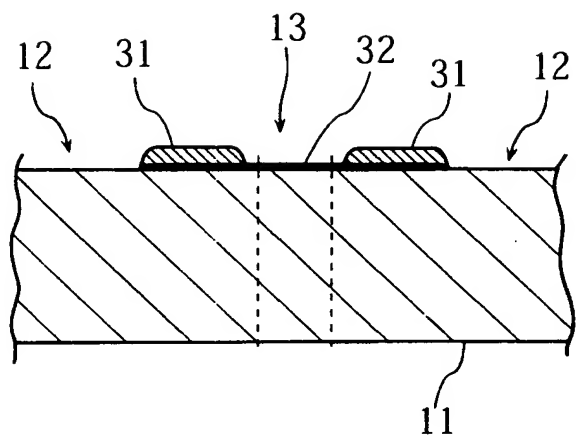
【図 2】



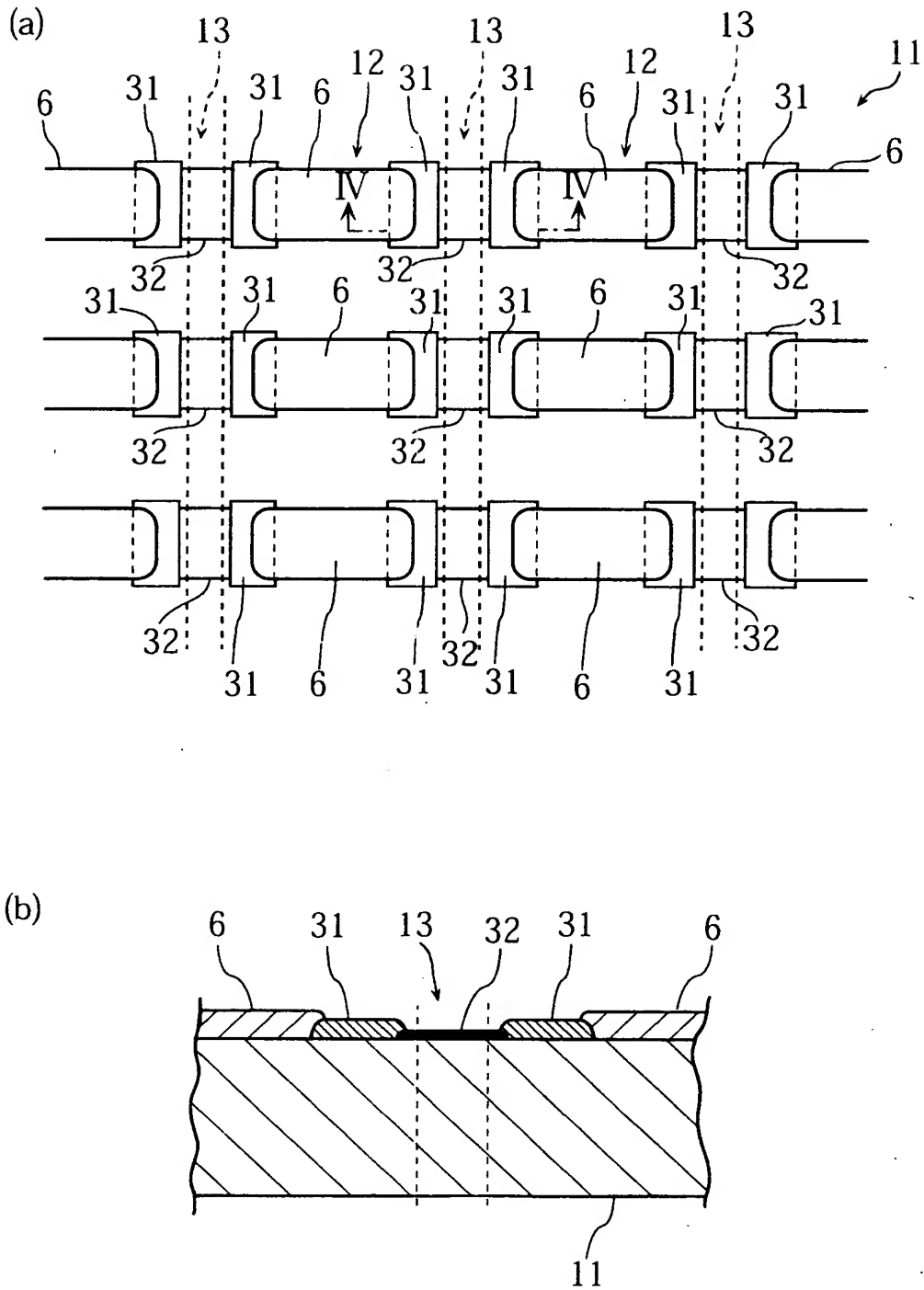
【図 3】



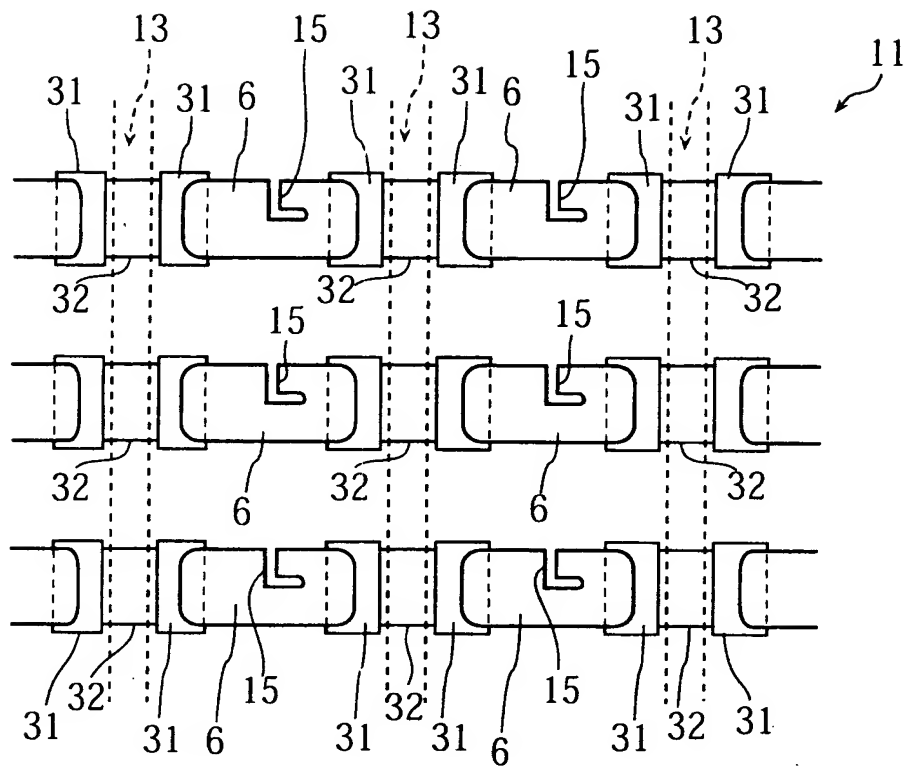
【図 4】



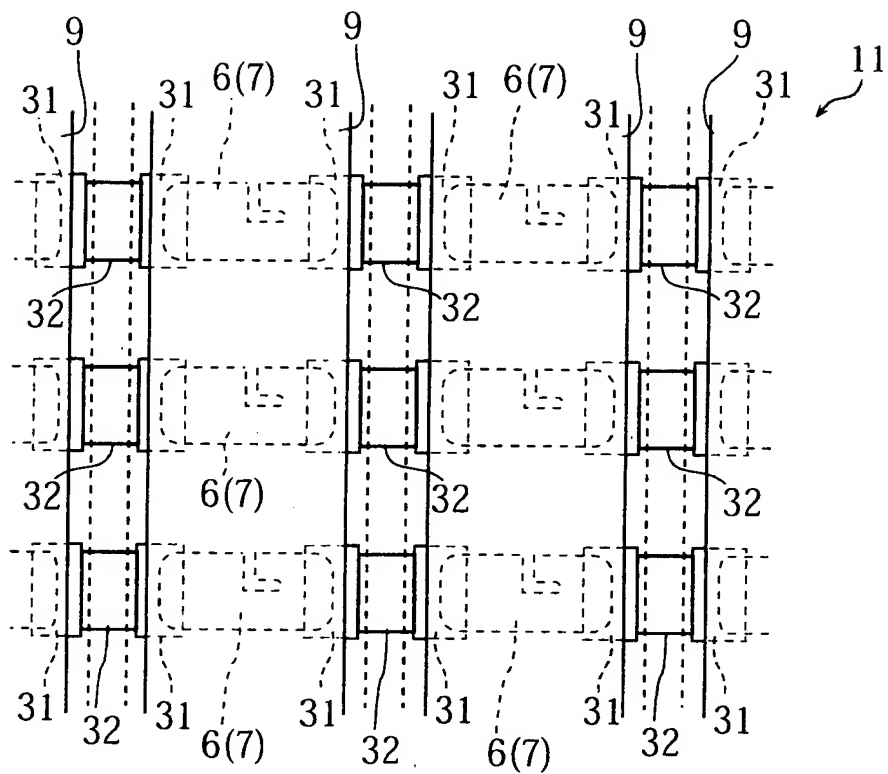
【図 5】



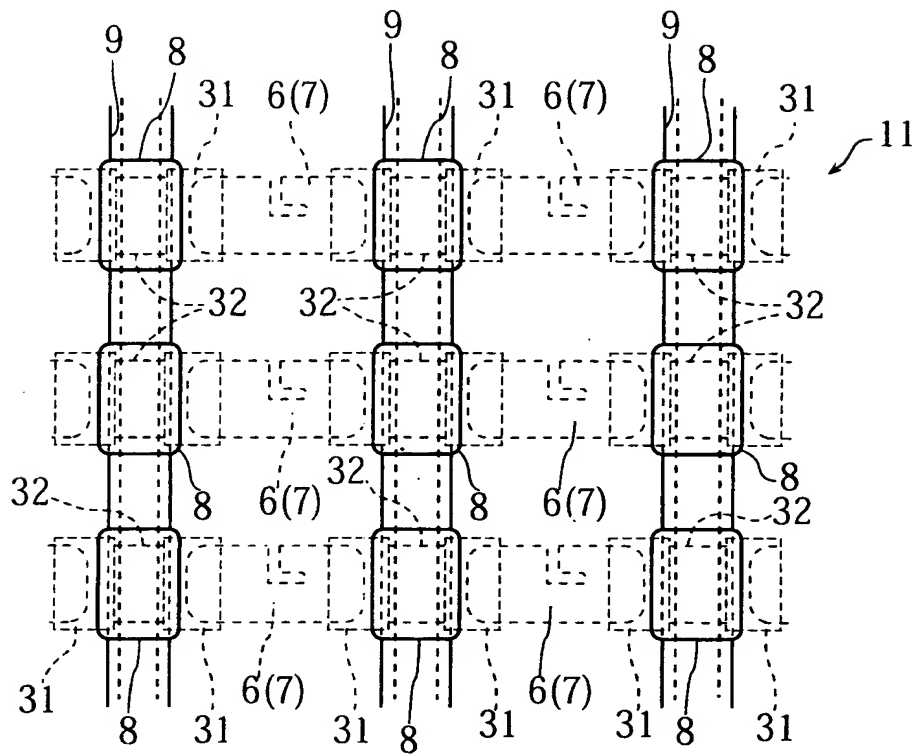
【図 6】



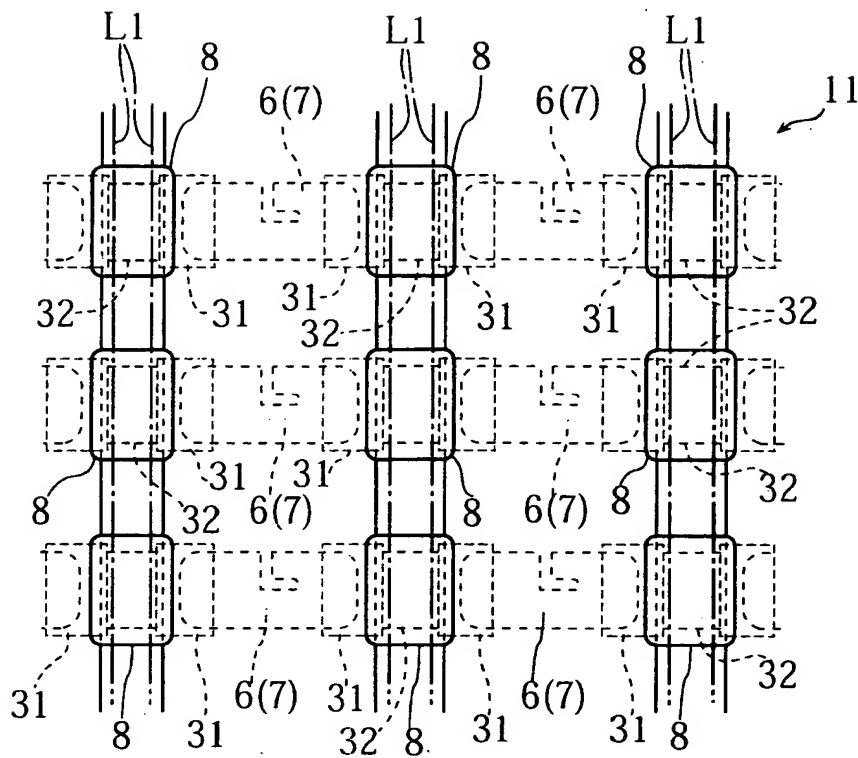
【図 7】



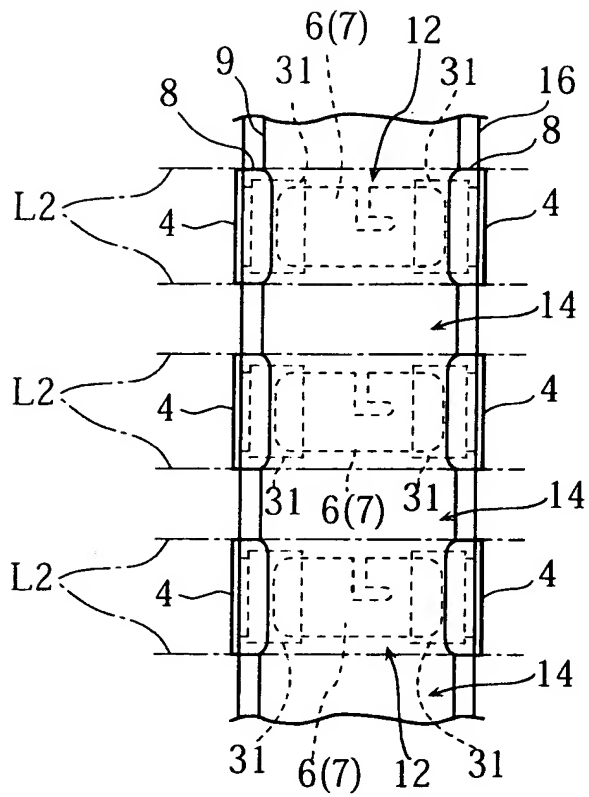
【図 8】



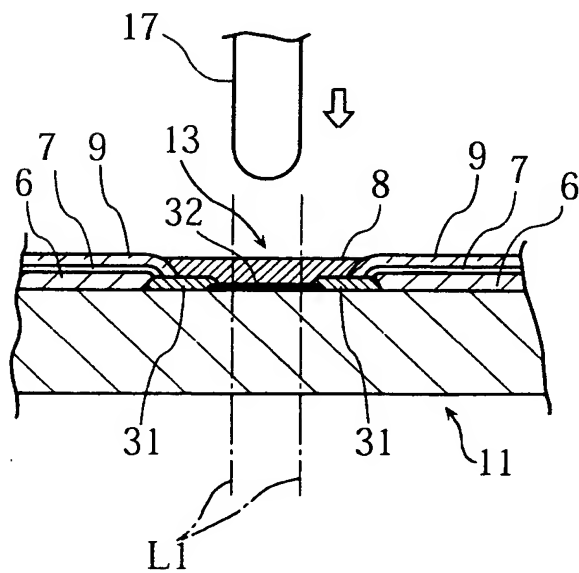
【図 9】



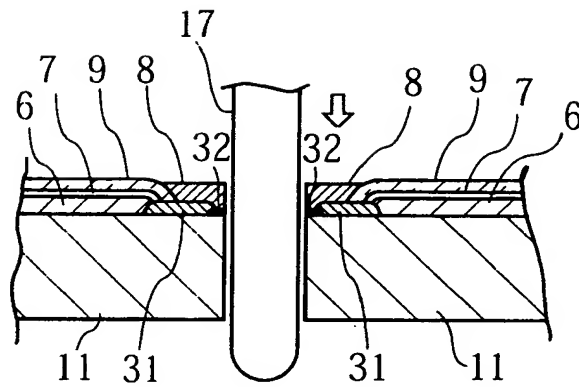
【図 1 0】



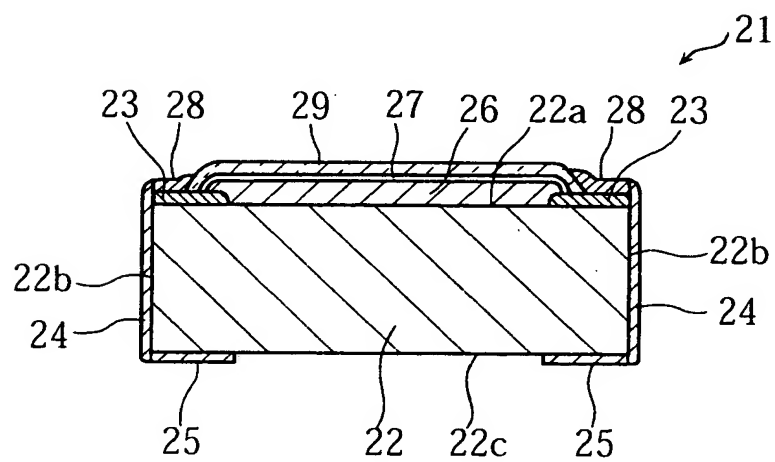
【図 1 1】



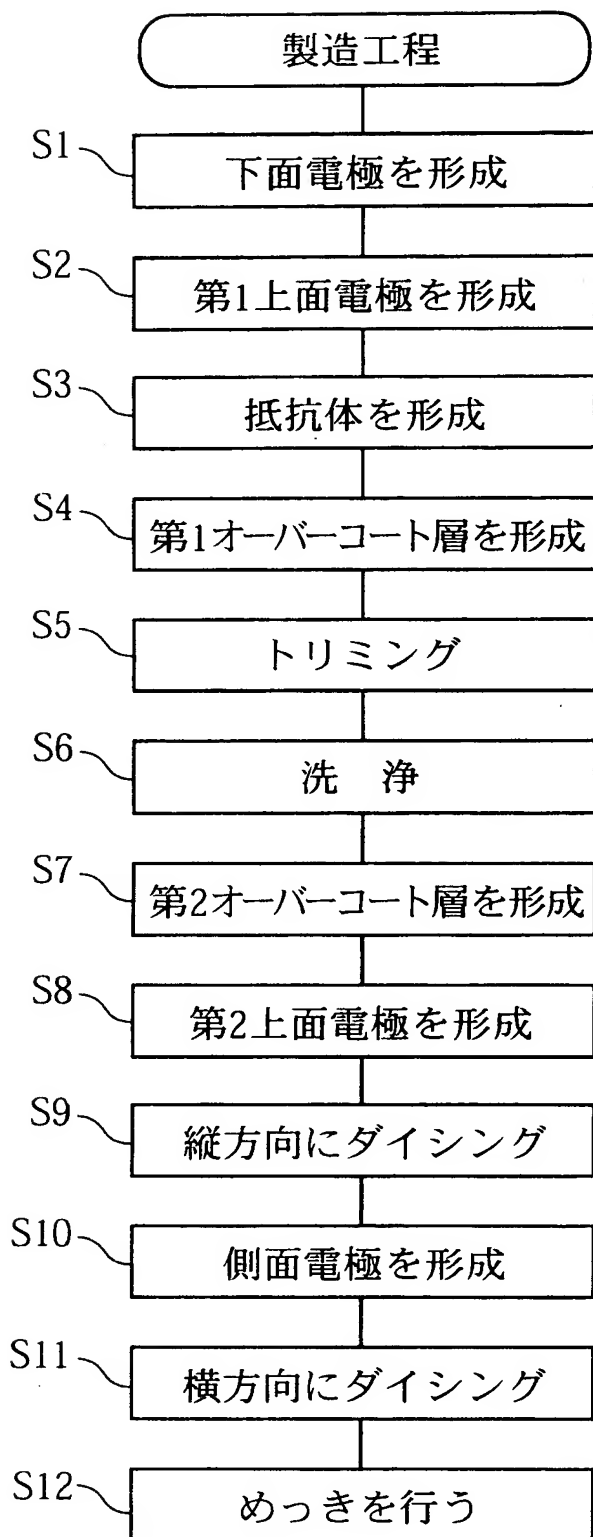
【図 1 2】



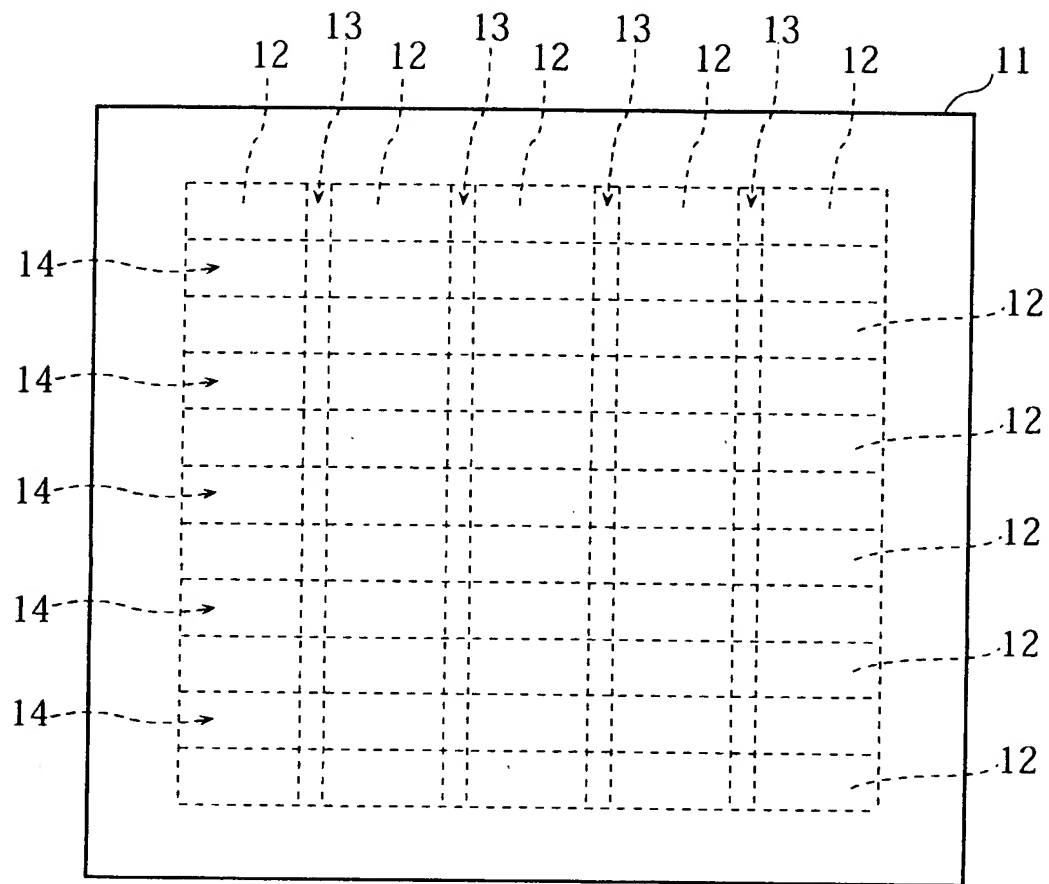
【図 1 3】



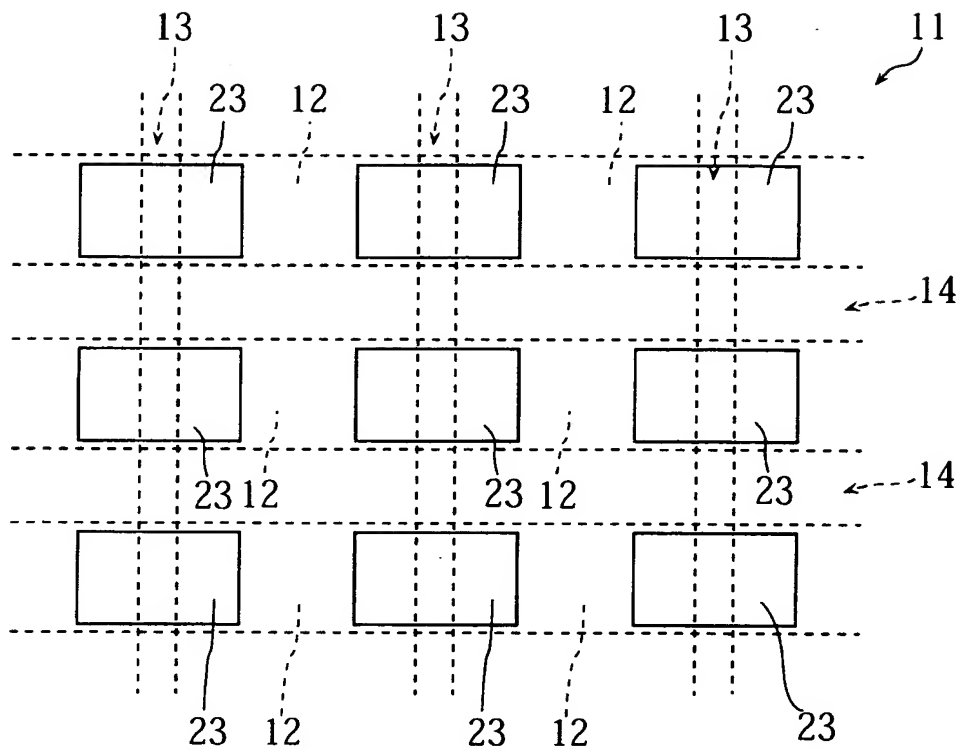
【図 1 4】



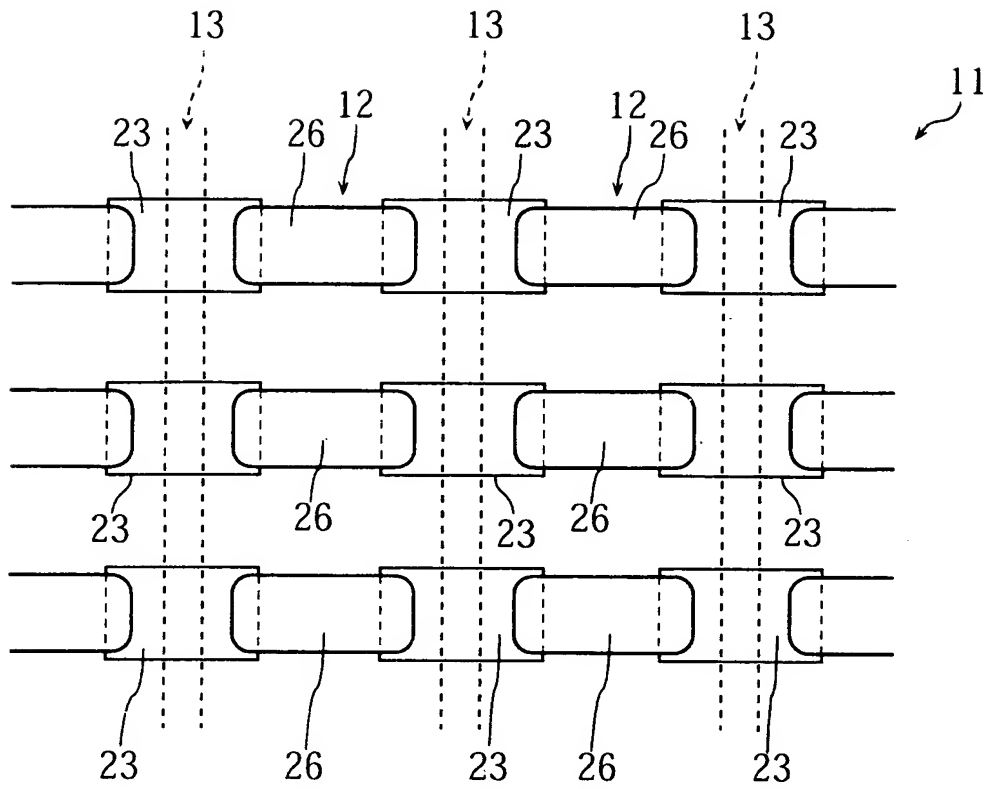
【図 1 5】



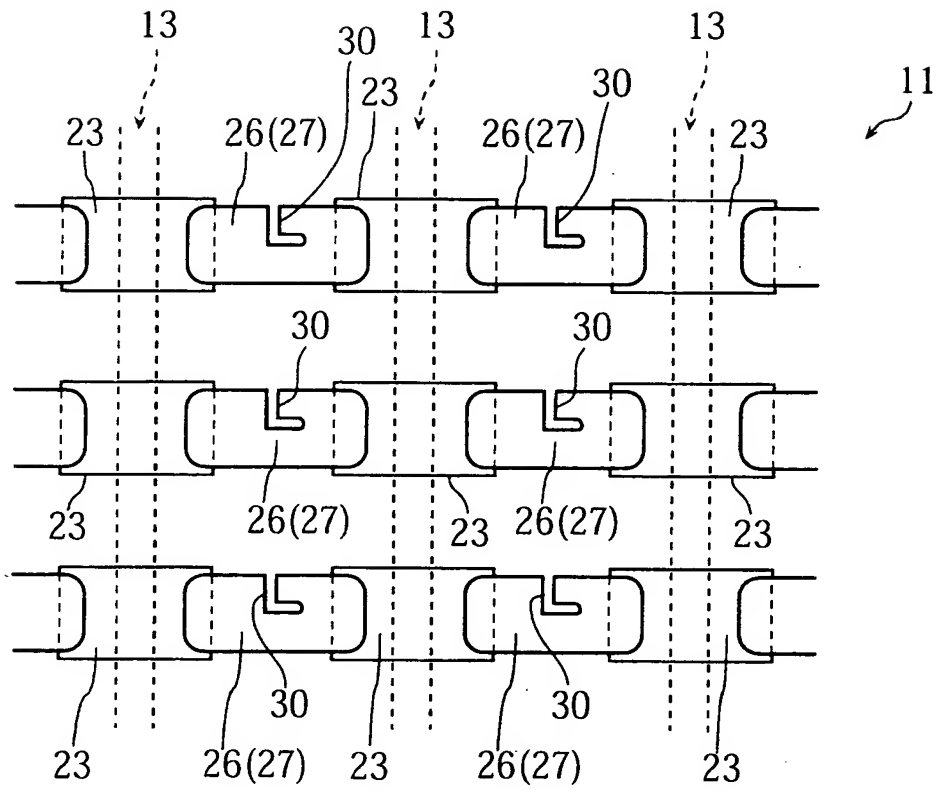
【図 1 6】



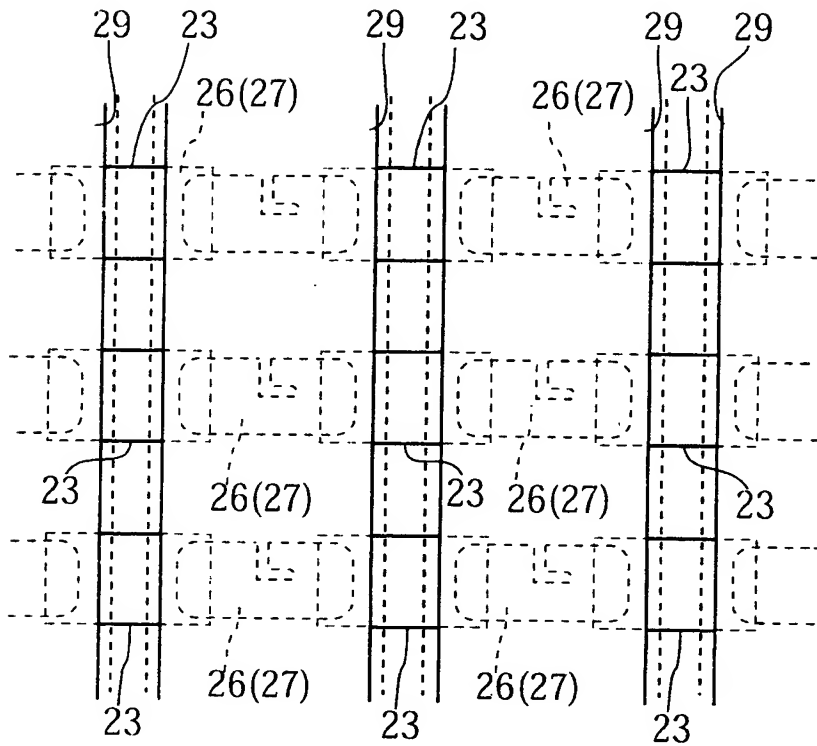
【図 1 7】



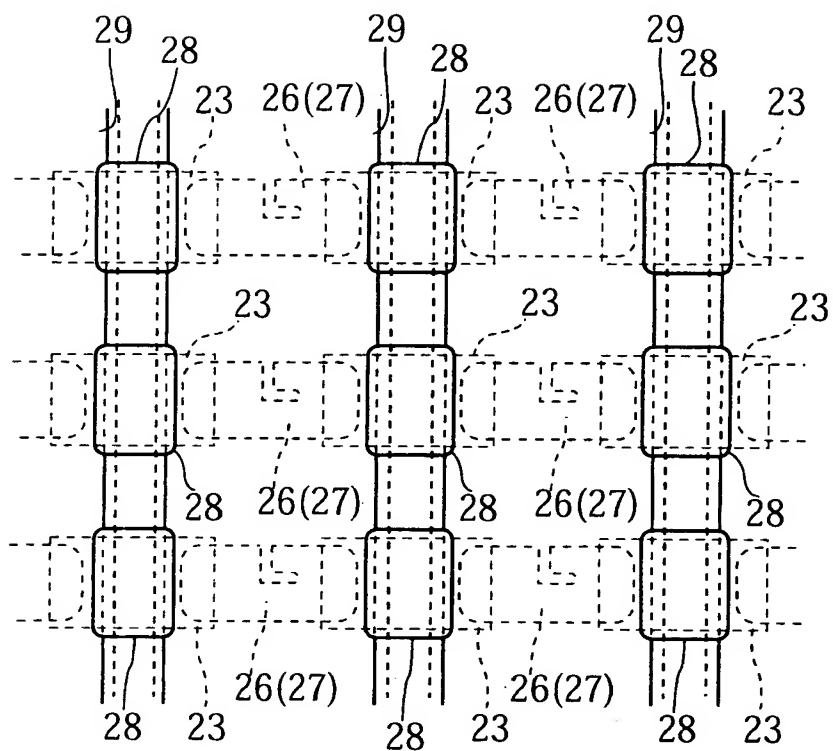
【図 1 8】



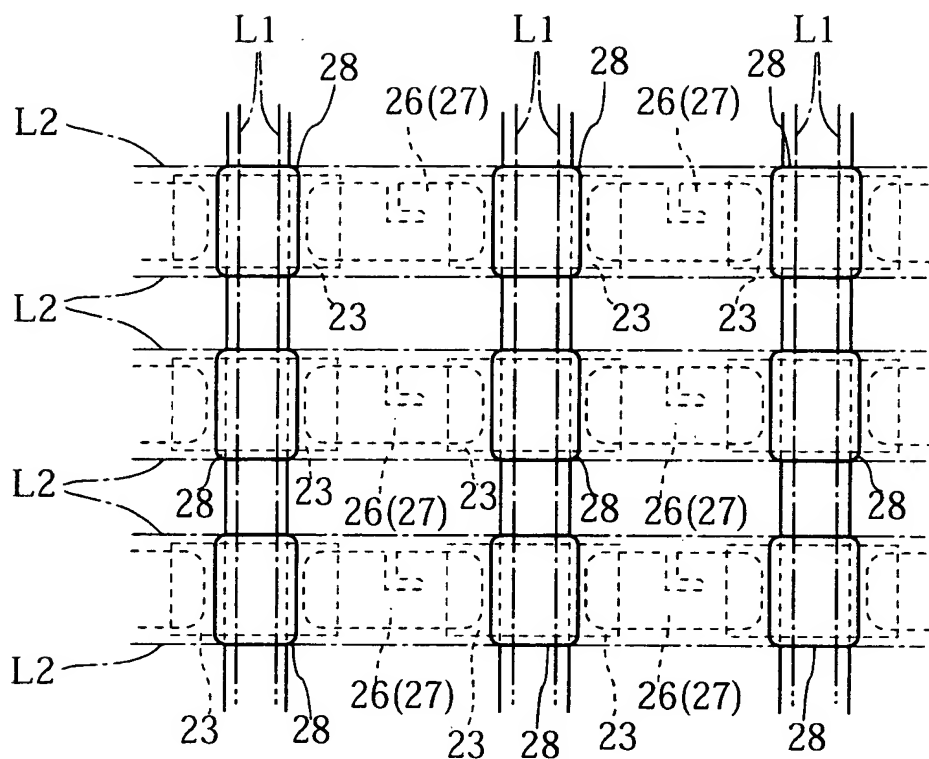
【図 1 9】



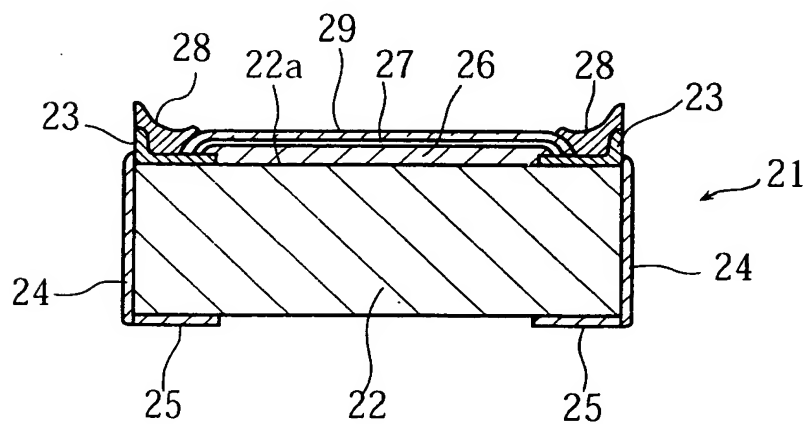
【図 2 0】



【図 2 1】



【図 2 2】



【書類名】 要約書

【要約】

【課題】 基板の上面両端部における電極のはね上がりを防止することのできるチップ型抵抗器の製造方法を提供する。

【解決手段】 平板状の集合基板 1 1 の上面において、矩形状に区画された複数の領域 1 2 および各領域 1 2 の間に設けられた余剰部分 1 3 に対し、この余剰部分 1 3 を介して隣り合う領域 1 2 を繋ぐように上面電極 3 を形成する工程と、各領域 1 2 において上面電極 3 同士を繋げるように抵抗体 6 を形成する工程と、集合基板 1 1 を、余剰部分 1 3 を切断箇所として、各領域 1 2 ごとに縦横に切断する工程とを含み、上面電極 3 を形成する工程では、領域 1 2 においてその境界から内側の所定部位に形成される厚肉部 3 1 と、余剰部分 1 3 を介して隣り合う厚肉部 3 1 に挟まれつつ余剰部分 1 3 を覆うように形成される薄肉部 3 2 とから構成されるように上面電極 3 を形成する。

【選択図】 図 1 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 1 6 0 2 4]

1. 変更年月日 1 9 9 0 年 8 月 2 2 日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町 2 1 番地
氏 名 ローム株式会社